



**STRUMENTO PER LUCIDATURA WAFERS IN SILICIO**

**(CMP)**

**RIEPILOGO PARAMETRI TECNICI**

Il presente documento riassume le specifiche dell’apparecchiatura descritte nel Capitolato Speciale - parte tecnica.

Al fine di consentire alla Commissione di gara la valutazione dell’offerta tecnica, il Concorrente dovrà compilare le sottostanti tabelle, mediante indicazione dei valori dei parametri e il riferimento al relativo paragrafo della relazione tecnica. Nella colonna “Valore parametro” devono essere indicati precisamente i parametri dell’attrezzatura proposta; non sono ammessi range o diciture generiche.

(Riferimento: Capitolato speciale parte tecnica e Relazione tecnica dell’Offerente)

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Rif. paragrafo capitolato** | **Strumento o tipologia di processo** | **Punti max** | **Criterio di valutazione** | **Valore parametro** | **Rif. paragrafo**  **offerta tecnica** |
| 1.1 | **CMP - caratteristiche generali e tecnico strumentali** | 42 | Ra nominale < 1.5 nm |  |  |
| 1.2 | Footprint totale, compresi sistemi ancillari e area di servizio/manutenzione < 8 m2 |  |  |
| 1.3 | Anno di garanzia aggiuntivo |  |  |
| 1.4 | Risoluzione sulla rotazione del pad < 2 giri/min |  |  |
| 1.5 | Risoluzione rotazione chuck table < 5 giri/min |  |  |
| 1.6 | Presenza di un sistema di end point detection (basato su misura della frizione, della temperatura, o equivalente) capace di rivelare la transizione tra materiali diversi come Cu/SiO2, SiO2/Si3N4 |  |  |
| 1.7 | Sistema di controllo della pressione esercitata sul wafer, con risoluzione minore o uguale di 10 g/cm2 |  |  |
| 1.8 | Sistema di caricamento semi-automatico del wafer (solo per wafer da 6 inches) |  |  |
| 1.9 | Sistema di miscelazione in situ dello slurry con attivatori |  |  |
| 2.1 | Processo #1 – back-surface post-grinding polishing | 16 | Surface Roughness, Ra < 1.5 nm |  |  |
| 2.2 | Depth of damage < 0.5 nm |  |  |
| 2.3 | Additional TTV < 40% rispetto allo spessore rimosso |  |  |
| 2.4 | Throughput (wafer/h) > 4 |  |  |
| 3.1 | Processo #2 – SiO2 layer planarization | 13 | WIWNU < 10%, 1 sigma |  |  |
| 3.2 | Removed Amount reproducibility < 10% |  |  |
| 3.3 | Oxide surface roughness (Ra) < 1.5 nm |  |  |
| 3.4 | Throughput (wafer/h) > 4 |  |  |
| 5.1 | Processo #3 – Si3N4 on SiO2 layer removal | 9 | Surface roughness (Ra) < 1.5 nm |  |  |
| 5.2 | WIWNU < 10%, 1 sigma |  |  |
| 5.3 | Throughput (wafer/h) > 4 |  |  |